

# ĐÁNH GIÁ HIỆU SUẤT CỦA SƠ ĐỒ CHỈNH LƯU VIENNA 3 MỨC VỚI VAN BÁN DẪN SIC/GAN VÀ KHẢ NĂNG CHỊU LỖI CỦA MẠCH

## PERFORMANCE EVALUATION OF 3-LEVEL VIENNA RECTIFIER WITH SIC/GAN SEMICONDUCTOR DEVICES AND CIRCUIT FAULT TOLERANCE

**Phạm Thị Thùy Linh**

Trường Đại học Điện lực

Ngày nhận bài: 27/05/2022, Ngày chấp nhận đăng: 22/7/2022, Phản biện: PGS.TS. Phạm Tuấn Thành

### Tóm tắt:

Các van bán dẫn sử dụng vật liệu wide-gap như SiC và GaN, hiện đang rất phổ biến với các thiết kế bộ biến đổi hiệu suất cao. Trên thực tế, việc tích hợp các van bán dẫn này có thể đạt được mức mật độ và hiệu suất năng lượng cao hơn nhiều so với sử dụng các van bán dẫn của thế hệ trước theo công nghệ silicon. Bài báo này đánh giá sơ đồ VIENNA 3 Mức tần số cao điều khiển PWM sử dụng van bán dẫn SiC và GaN trong đó MOSFET SiC sẽ được coi là ưu tiên. Hơn nữa, kết quả nghiên cứu về khả năng chịu lỗi của mạch điện cũng như giải pháp để bảo vệ mạch điện cũng được đề xuất và trình bày. Các tính toán và mô phỏng bằng phần mềm PSIM xác nhận tính hiệu quả của bộ biến đổi cũng như giải pháp bảo vệ được đề xuất.

### Từ khóa:

Bộ biến đổi đa mức, VIENNA, hiệu chỉnh hệ số công suất, điều chế độ rộng xung, khả năng chịu lỗi.

### Abstract:

The Wide-gap semiconductor materials, such as SiC and GaN, are now very popular with high efficiency converter designs. In fact, the integration of these semiconductor devices can achieve a much higher level of density and energy efficiency than using the previous generation of silicon-based semiconductor devices. This paper evaluates the 3-Level VIENNA high frequency PWM control using SiC and GaN semiconductor in which MOSFET SiC will be considered as the priority. Furthermore, research results on fault tolerance of converter as well as solutions to protect circuits are also proposed and presented. Calculations and simulations using PSIM software confirm the effectiveness of the converter as well as the proposed protection solution.

### Keywords:

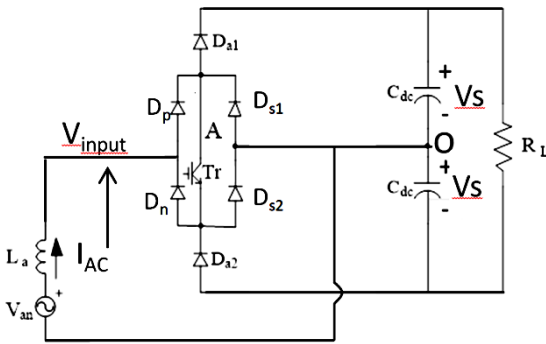
Multi-level converter, VIENNA, power factor correction, pulse width modulation, fault tolerant capability.

## 1. MỞ ĐẦU

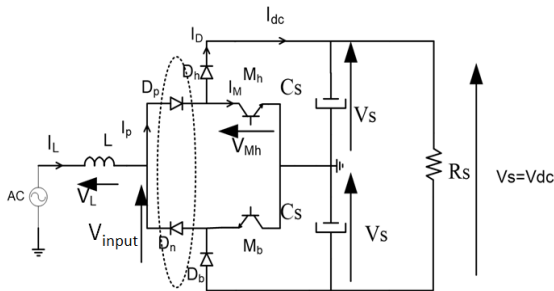
Các bộ AC/DC tích cực đã trở nên nổi tiếng trong thập kỷ qua so với các bộ chỉnh lưu điốt và chỉnh lưu đa xung, vì có chất lượng dòng điện phía xoay chiều và

điện áp phía đầu ra tốt hơn [1-2]. Xu hướng chung trong điện tử công suất là tăng tần số chuyển mạch van bán dẫn nhằm giảm thiểu sóng hài và qua đó giảm kích thước bộ lọc. Tuy nhiên, việc tăng

tần số chuyển mạch làm tổn thất chuyển mạch tăng đáng kể ở mức công suất lớn. Một số phương pháp để giảm tổn thất chuyển mạch, đồng thời cải thiện chất lượng điện năng, đã được đề xuất là thiết kế bộ biến đổi cộng hưởng và bộ biến đổi đa mức. Trong số đó, bộ biến đổi VIENNA ba mức đã được nghiên cứu trong một số bài báo và được áp dụng rộng rãi trong các ngành công nghiệp khác nhau như UPS (cung cấp điện liên tục), viễn thông [1], hệ thống tuabin gió [2] [3] và các hệ thống hiệu chỉnh hệ số công suất [4].



Hình 1. Bộ biến đổi AC/DC VIENNA 3 mức 1 pha



Hình 2. Bộ biến đổi AC/DC DOUBLE BOOST 3 mức 1 pha

Trong bài báo này, tác giả đánh giá về sơ đồ VIENNA 3 mức (hình 1), tính toán tổn thất và so sánh tổn thất khi sử dụng các van bán dẫn SiC và GaN khác nhau và so

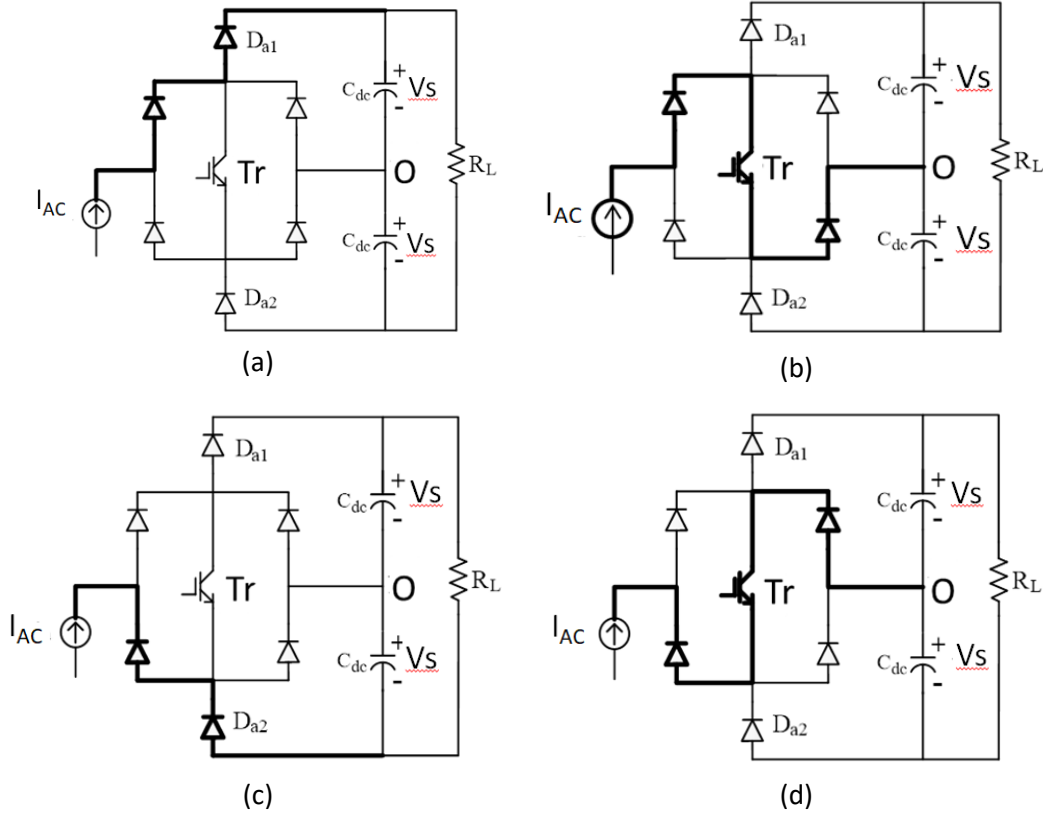
sánh với sơ đồ có tính chất tương đương cụ thể là sơ đồ Double- Boost 3 mức (hình 2). Tác giả cũng đã phân tích khả năng chịu lỗi của mạch, đưa ra giải pháp bảo vệ mạch và kiểm chứng hoạt động của sơ đồ bằng phần mềm mô phỏng PSIM.

## 2. SƠ ĐỒ VIENNA AC/DC 3 MỨC MỘT PHA

Sơ đồ VIENNA 3 mức một pha một chiều công suất như thể hiện ở hình 1. Trong đó chỉ có một van có điều khiển được sử dụng chỉ bằng một nửa số van có điều khiển so với sơ đồ DOUBLE- BOOST 3 mức. Giả thiết rằng chế độ dẫn liên tục, điện áp đầu vào của bộ chỉnh lưu  $V_{input}$  có trạng thái định nghĩa được xác định bởi các trạng thái ON / OFF của van bán dẫn có điều khiển và phân cực của dòng điện xoay chiều tại bất kỳ thời điểm hoạt động nào. Ví dụ, nếu dòng điện  $i_{AC}$  (IL) dương và van bán dẫn có điều khiển Tr khóa, điện áp giữa cực A của bộ biến đổi và điểm giữa O của bus một chiều, tương đương điện áp van là  $V_s$ . Đường đi của dòng điện trong trường hợp này được minh họa ở hình 3a. Nếu dòng điện  $i_{AC}$  là dương và van bán dẫn Tr là dẫn, thì điện áp van bằng 0 và trong trường hợp đó đường đi của dòng điện được minh họa trong hình 3b. Tương tự như vậy, nếu dòng điện  $i_{AC}$  là âm, điện áp van mang là  $-V_s$  nếu van bán dẫn Tr là khóa hoặc bằng 0 nếu van bán dẫn Tr dẫn như được minh họa lần lượt trong hình 3c và d. Để loại bỏ sóng hài tần số thấp (tần số thấp hơn tần số chuyển mạch) trong dòng điện xoay chiều, điện áp pha đầu vào bộ biến đổi

phải không có sóng hài tần số thấp, ngoại trừ sóng hài bậc ba, có thể xuất hiện trong

tín hiệu điều chế để tăng thành phần cơ bản mà không bị quá điều chế.



Hình 3. (a) Đường dẫn của dòng điện ứng với dòng xoay chiều đầu vào  $I_{AC} > 0$  và van bán dẫn có điều khiển OFF; (b)  $I_{AC} > 0$  và van bán dẫn có điều khiển ON; (c)  $I_{AC} < 0$  và van bán dẫn có điều khiển OFF; (d)  $I_{AC} < 0$  và van bán dẫn có điều khiển ON.

### 3. CHIẾN LƯỢC ĐIỀU CHẾ ĐỘ RỘNG XUNG

Các phương pháp chuyển mạch cho bộ chỉnh lưu VIENNA được đề xuất trong [5-6]. Các phương pháp này đáp ứng yêu cầu đối với hoạt động bình thường của bộ chỉnh lưu VIENNA: dấu của dòng điện phải cùng với dấu hiệu của điện áp [5-6]. Do đó, bộ chỉnh lưu VIENNA có một hạn chế trong thay đổi hệ số công suất. Trong số các phương pháp chuyển mạch này, các phương pháp chuyển mạch trễ được đề xuất để kiểm soát các dòng điện đầu

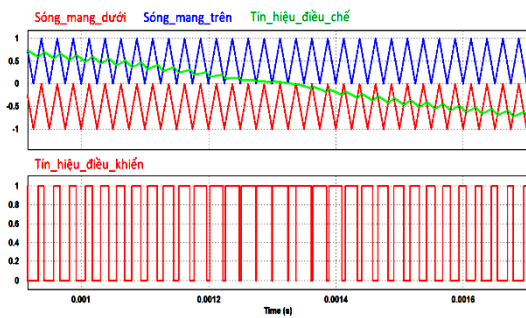
vào có được dạng sóng hình sin [3-5]. Các tín hiệu chuyển mạch được tạo ra bằng cách so sánh dòng điện tham chiếu hình sin và dòng điện xoay chiều đo được. Mặc dù cách tiếp cận này dễ thực hiện, nhưng tần số chuyển mạch không phải là hằng số. Do đó, phương pháp này gây khó khăn cho việc thiết kế bộ lọc đầu vào. Các phương pháp điều chế độ rộng xung đã được đề xuất như là giải pháp cho các nhược điểm của các phương pháp chuyển mạch trễ. Phương pháp này đảm bảo tần số chuyển mạch không đổi.

**Bảng 1. Biểu thức tính toán các giá trị trung bình và hiệu dụng của dòng điện đi qua các van bán dẫn [7]**

Van bán dẫn	Giá trị trung bình của dòng điện	Giá trị hiệu dụng của dòng điện
Transistor T	$\langle I_M(t) \rangle_{2\pi} = \frac{I_M}{\pi} - \frac{I_M \cdot V_M}{2V_S}$	$I^2_{Meff} = \frac{I_M^2}{4} - \frac{4 \cdot I_M^2 \cdot V_M}{3 \cdot \pi \cdot V_S}$
Điốt Ds1(Ds2)	$\langle I_{ds1}(t) \rangle_{2\pi} = \frac{1}{2} \left( \frac{I_M}{\pi} - \frac{I_M \cdot V_M}{2V_S} \right)$	$I^2_{ds1eff} = \frac{1}{2} \left( \frac{I_M^2}{4} - \frac{4 \cdot I_M^2 \cdot V_M}{3 \cdot \pi \cdot V_S} \right)$
Điốt Da1(Da2)	$\langle I_{dh}(t) \rangle_{2\pi} = \frac{I_M \cdot V_M}{2V_S}$	$I^2_{dheff} = \frac{4 \cdot I_M^2 \cdot V_M}{3 \cdot \pi \cdot V_S}$
Điốt Dp(Dn)	$\langle I_{dp}(t) \rangle_{2\pi} = \frac{I_M}{\pi}$	$I^2_{dpeff} = \frac{I_M^2}{4}$

**Bảng 2. Thông số cơ bản của các van bán dẫn được lựa chọn**

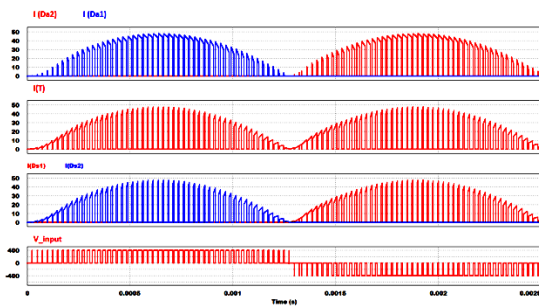
Van bán dẫn	Rdson (mΩ)	Vd(V)	Rd (mΩ)
CoolMosAPT60N60BCS (AdvancedPowerTechnologie) 600V/38A @ 100°C	112.5		
CoolMos IPW90R120C3 (Infineon) 900V/23A @ 100°C	260	0.375	89
Jfet SJEP120R063 (SemiSouth) 1200V/30A @ 125°C	130		
2 x MOSFET CMF20120D (CREE) 1200V/17A @ 100°C mắc song song	65		
2 Diode GaN VSD08060 (Velox semiconductor) 600V/8A mắc song song		0.6	125
Diode SiC IDT16S60C (Infineon) 600V/16A		0.825	62.5
Diode chỉnh lưu 20ETS12 (International rectifier) 1200V/20A		1.05	7



Hình 4. Chiến lược điều khiển PFC VIENNA 3 mức

Chiến lược điều chế được chia thành hai phần, một phần cho nửa chu kỳ dương, phần còn lại dành cho nửa chu kỳ âm.

Đây là hai sóng mang được xếp chồng lên nhau, cùng pha, điều chế PD (cùng pha), điều khiển van bán dẫn trên hai nửa chu kỳ một cách đối xứng.



Hình 5. Các dạng sóng dòng điện, điện áp của mạch VIENNA 3 mức

## 4. TÍNH TOÁN TỔN THẤT CỦA VIENNA 3 MỨC

### 4.1. Tổn thất khi dẫn dòng

Để xác định tổn thất dẫn điện của sơ đồ bộ biến đổi, điều cần thiết là xác định dòng điện trung bình và hiệu dụng của các van bán dẫn.

Trường hợp nghiên cứu áp dụng cho nguồn 220 VAC và tải 800 VDC,  $V_S=800$  V;  $V_M=220\sqrt{2}$  V,  $I_M= I_L\sqrt{2}$  A;  $P = 7360$  W

đối với  $I_L=32A$  RMS /  $P = 3680$  W đối với  $I_L =16A$  RMS.

Các van bán dẫn SiC và GaN ngày càng được ứng dụng nhiều trong điện tử công suất do đó tác giả lựa chọn hai loại van bán dẫn này [8-9].

Từ bảng 2, ta thấy các van bán dẫn MOSFET SiC có giá trị  $R_{ds(ON)}$  nhỏ hơn van bán dẫn JFET SiC. Tổn thất khi dẫn của các van bán dẫn được xác định từ các giá trị này.

Tổn thất khi dẫn của transistor [10].

$$P_{trans} = R_{ds(on)} \cdot I_{Meff}^2 \quad (1)$$

Tổn thất khi dẫn của điốt thể hiện bằng biểu thức dưới đây:

$$P_{diot} = V_d \cdot \langle i_D \rangle R_d \cdot I_{Def}^2 \quad (2)$$

Tổng tổn thất khi dẫn của bộ biến đổi:

$$P_{cond} = \sum P_{trans} + \sum P_{diot} \quad (3)$$

Bảng 3 thống kê các tổn thất dẫn của sơ đồ VIENNA 3 mức với dòng điện 16 A RMS.

Bảng 3. Kết quả tổn thất khi dẫn của sơ đồ VIENNA 3 mức đối với ILRMS=16A

	Jfet SJEJF20B0 63	Jfet SJEJF20B0 63	Cool Mos APT60NG0B CS	Cool Mos APT60NG0B CS	CoolMos IPW9R120 C3	CoolMos IPW9R120 C3	2x MOSFET CMF20120 D	2x MOSFET CMF20120 D
Tổn thất trong transistor (W)	10.3	10.3	8.9	8.9	20.6	20.6	5.1	5.1
	Si 20ETS12 1200V/20A	Si 20ETS12 1200V/20A	Si 20ETS12 1200V/20A	Si 20ETS12 1200V/20A	Si 20ETS12 1200V/20A	Si 20ETS12 1200V/20A	Si 20ETS12 1200V/20A	Si 20ETS12 1200V/20A
Tổn thất trong các điốt chỉnh lưu Đp Đu (W)	16.9	16.9	16.9	16.9	16.9	16.9	16.9	16.9
	SiC IDT16S60C 600V/16A	2 GaN GVSD08060 600V/8A	SiC IDT16S60C 600V/16A	2 GaN GVSD08060 600V/8A	SiC IDT16S60C 600V/16A	2 GaN GVSD08060 600V/8A	SiC IDT16S60C 600V/16A	2 GaN GVSD08060 600V/8A
Tổn thất trong các điốt Đst Đst2 (W)	5.5	5.6	5.5	5.6	5.5	5.6	5.5	5.6
	SiC IDT16S60C 600V/16A	2 GaN GVSD08060 600V/8A	SiC IDT16S60C 600V/16A	2 GaN GVSD08060 600V/8A	SiC IDT16S60C 600V/16A	2 GaN GVSD08060 600V/8A	SiC IDT16S60C 600V/16A	2 GaN GVSD08060 600V/8A
Tổn thất trong các điốt HF Đst1 Đst2 (W)	18.6	27.6	18.6	27.6	18.6	27.6	18.6	27.6
Tổng (W)	51.3	60.4	49.9	59	61.6	70.7	46.1	55.2

Bảng trên phân biệt van bán dẫn MOSFET SiC về tổn thất khi dẫn, mặt khác ta có thể lưu ý ưu điểm về mặt tổn thất của van bán dẫn SiC so với van bán dẫn GaN.

#### 4.2. Tổn thất khi chuyển mạch

Để xác định tổn thất chuyển mạch trong van bán dẫn, datasheet của van bán dẫn cung cấp cho chúng ta năng lượng chuyển mạch trong các điều kiện cụ thể.

Các năng lượng này tuân theo các đặc tính gần như tuyến tính, phụ thuộc vào nhiệt độ, điện trở cực cổng, điện áp chuyển mạch và dòng điện.

Từ đó, tác giả có thể xác định tổn thất chuyển mạch theo các điều kiện của nghiên cứu bởi các phương trình dưới đây [10]:

$$P_{Eon} = \frac{V_{max}}{V_{dd}} \cdot \frac{\langle I \rangle}{I_d} \cdot E_{on} \cdot f_{sw} \quad (4)$$

$$P_{Eoff} = \frac{V_{max}}{V_{dd}} \cdot \frac{\langle I \rangle}{I_d} \cdot E_{off} \cdot f_{sw} \quad (5)$$

Tổn thất tổng khi chuyển mạch của bộ biến đổi:

$$P_{switching} = P_{Eon} + P_{Eoff} \quad (6)$$

Trong đó:

$V_{max}$ : điện áp chuyển mạch ;

$V_{dd}$ : điện áp thử nghiệm;

$I_d$ : dòng điện thử nghiệm;

$f_{sw}$ : tần số chuyển mạch;

Dòng điện trung bình tải.

$$\langle I \rangle = \frac{\sqrt{2}}{\pi} \cdot I_L \quad (7)$$

Lưu ý rằng nhiệt độ và giá trị của điện trở cổng không xuất hiện trong các phương trình này vì dữ liệu cho chúng ta giá trị tối ưu của hai tham số này.

**Bảng 4. Các thông số của COOLMOS APT60N60BCS 600V/38A**

Điều kiện thử nghiệm :	Năng lượng ( $\mu$ )
<b>Vdd=400V Tj=125°C Rg=4.3Ω Id=44A</b>	
Eon Cool Mos	1100
Eoff Cool Mos	635

Theo datasheet thì năng lượng chuyển mạch của một van bán dẫn COOLMOS Si được thí nghiệm trong một nhóm chuyển mạch gồm một COOLMOS Si và một điốt tích điện, nhưng trong nghiên cứu của tác giả, nhóm chuyển mạch gồm một COOLMOS Si và một điốt nhanh không tích điện. Để quy đổi thì một phép tính tích phân đã được thực hiện và tác giả ước tính mức tăng này khoảng 1/3.

**Bảng 5. Các thông số của transistor COOLMOS IPW90R 120C3 900V/23A**

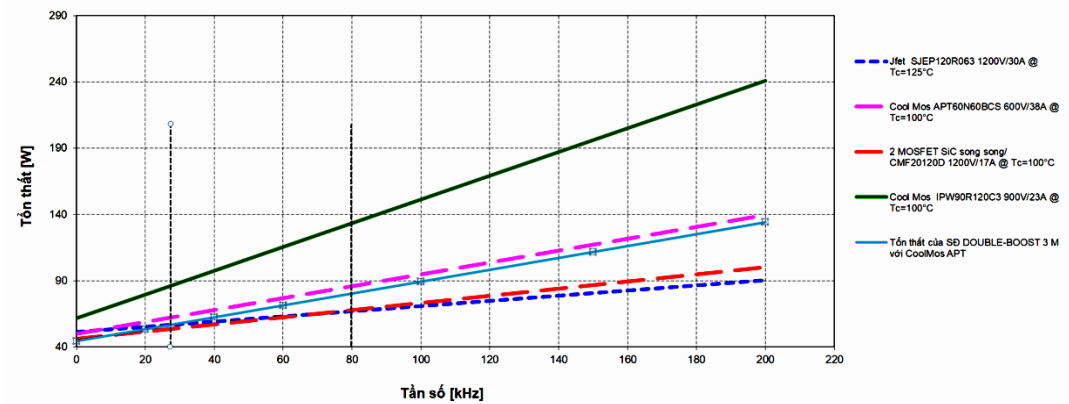
Điều kiện thử nghiệm :	Năng lượng ( $\mu$ )
<b>Vdd=800V Tj=25°C Rg=2.5Ω Id=20A</b>	
Eon Cool Mos 900V	2100
Eoff Cool Mos 900V	1260

**Bảng 6. Các thông số của transistor JFET SiC SJEP120R063 1200V/30A**

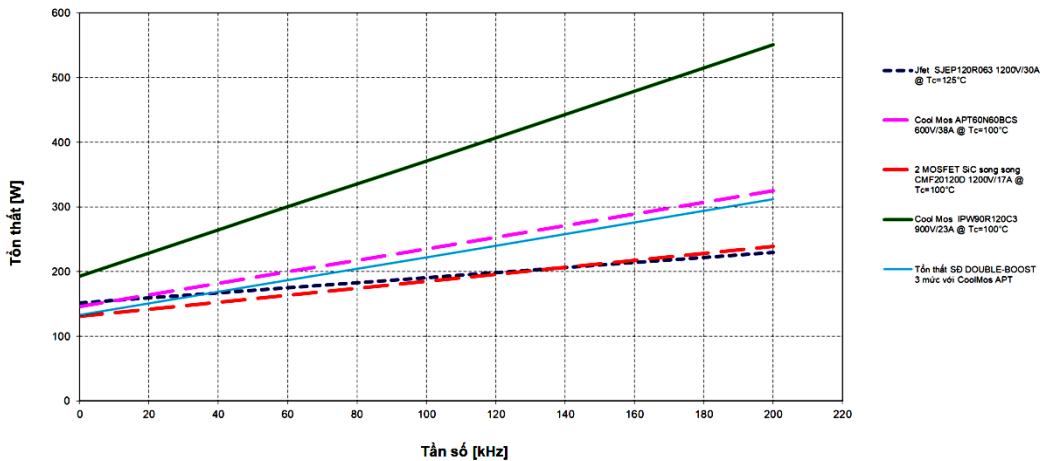
Điều kiện thử nghiệm :	Năng lượng ( $\mu$ )
<b>Vdd=600V Tj=150°C Rg=1Ω Id=24A</b>	
Eon Jfet	145
Eoff Jfet	229

**Bảng 7. Các thông số của transistor MOSFET SiC CMF20120D 1200V/17A**

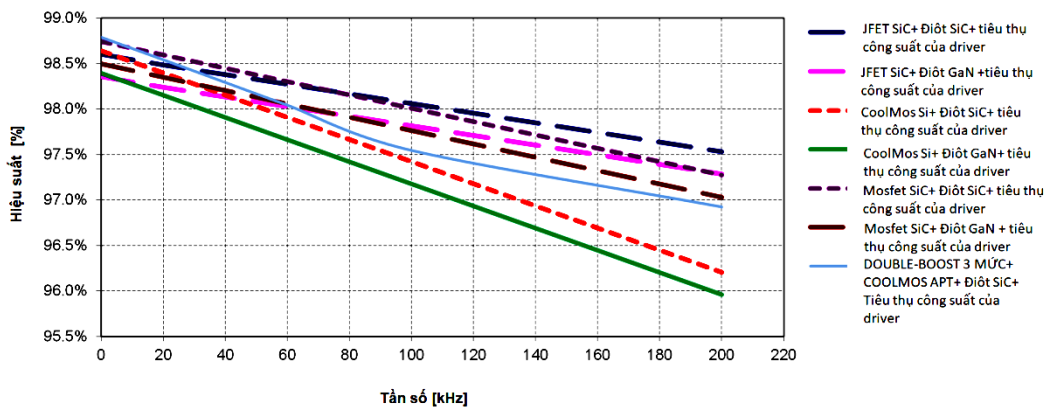
Điều kiện thử nghiệm :	Năng lượng ( $\mu$ )
<b>Vdd = 800V Tj=125°C Rg=6.8Ω Id=20A</b>	
Eon Mosfet	422
Eoff Mosfet	329



Hình 6. Tổn thất tổng của cấu trúc VIENNA 3 Mức với diốt SiC ở dòng điện hiệu dụng  $I_{Leff}=16A$  so sánh với tổn thất trong cấu trúc DOUBLE-BOOST 3 mức sử dụng diốt SiC



Hình 7. Tổng tổn thất trong cấu trúc VIENNA 3 Mức với diốt SiC tại dòng điện hiệu dụng  $I_{Leff} = 32A$  so sánh với tổn thất trong cấu trúc DOUBLE-BOOST 3 mức sử dụng diốt SiC



Hình 8: Hiệu suất của cấu trúc VIENNA 3 Mức với các van bán dẫn khác nhau cho dòng điện hiệu dụng  $I_L = 16A$  RMS



**Bảng 8. Tồn thất khi chuyển mạch tương ứng với mỗi transistor đối với dòng hiệu dụng  $I_L=16A$  RSM**

Tần số (kHz)	20	40	60	100	150	200
Transistor						
COOLMOS APT60N60BCS (W)	8.9	17.9	26.9	44.8	67.2	89.6
JFET SJEP120R063 (W)	3.9	7.8	11.7	19.5	29.3	39
MOSFET CMF20120D (W)	5.4	10.8	16.2	27	40.5	54
COOLMOS IPW90R 120C3 (W)	17.8	35.8	53.8	89.6	134.4	179.2

Transistor JFET SiC tối ưu hơn cả về mặt tổn hao khi chuyển mạch từ tần số 80 kHz, vì thế nó rất phù hợp cho các ứng dụng tần số rất cao. MOSFET SiC phù hợp cho tần số chuyển mạch trung bình từ 30 đến 40 kHz. Đối với tần số một vài chục kHz, COOLMOS trở nên có tính cạnh tranh so với các van bán dẫn khác.

Bây giờ tác giả sẽ tính toán tổn thất tổng thể của bộ biến đổi để xác định hiệu suất của các van bán dẫn khác nhau ở các dòng điện và tần số khác nhau.

Từ kết quả của hình vẽ 6, tác giả suy ra tại một tổn thất nhất định, ví dụ 90 W thì MOSFET SiC làm việc ở tần số 160 kHz còn COOLMOS Si IPW sẽ làm việc ở tần số 38 kHz, như vậy tần số làm việc của MOSFET SiC gấp bốn COOLMOS Si IPW từ đó sẽ làm giảm thiết kế tụ cảm đầu vào đi 4 lần và ở một tần số nhất định (dưới 80 kHz), thì sơ đồ sử dụng MOSFET SiC có tổn thất thấp nhất nên giảm được kích thước của bộ tản nhiệt với MOSFET SiC.

Ở tần số 80 kHz, tổn thất 140 W đối với van bán dẫn COOLMOS IPW và chỉ

70 W đối với van bán dẫn SiC MOSFET, tỷ lệ giảm một nửa tổn thất.

Ở tổng tổn thất trong bộ biến đổi 100 W, tần số làm việc nên là 40 kHz với COOLMOS IPW và 180 kHz đối với MOSFET SiC, tỷ lệ là bốn lần.

Do đó, ta cần phải lựa chọn giữa cuộn cảm và bộ tản nhiệt.

Mặt khác, tác giả cũng so sánh cấu trúc VIENNA 3 mức với cấu trúc DOUBLE BOOST 3 mức về mặt tổn thất. Kết quả cho thấy mạch VIENNA 3 mức tuy lợi thế vì có số van điều khiển bằng một nửa so với mạch DOUBLE BOOST 3 mức, tuy nhiên lại có số lượng điốt nhiều hơn, phần chênh lệch tổn thất là do tổn thất trên những điốt mắc nối tiếp ( $D_{s1}, D_{s2}$ ).

Các đặc điểm sau đây cho ta thấy lợi thế của van bán dẫn MOSFET SiC trên một dải tần rộng. Tại các tổn thất nhất định, điện cảm đầu vào được giảm theo tỷ lệ 5 với MOSFET SiC. Ở một tần số nhất định, bộ tản nhiệt nhỏ đi với van bán dẫn MOSFET SiC (theo tỷ lệ tổn thất ở nhiệt độ cho trước).

Công suất tiêu thụ của driver [11]:



$$P_{driver} = [(V_{gsh} \cdot Q_c) + (V_{gst} \cdot Q_c)] \cdot f_{sw} \quad (8)$$

Trong đó:

$V_{gsh}$ : điện áp mở ;

$V_{gst}$ : điện áp khóa ;

$Q_c$ : điện tích tải (Coulomb).

Hiệu suất được tính theo công thức :

$$\eta = \frac{P_{in} - P_{cond} - P_{switching} - P_{driver}}{P_{in}} \quad (9)$$

Trong đó:  $P_{in}$  là công suất đầu vào của mạch.

Tác giả thấy rằng hiệu suất tốt nhất được tìm thấy trong cấu trúc VIENNA 3 mức với việc sử dụng van bán dẫn MOSFET SiC lên đến tần số 80 kHz. Điện trở của MOSFET SiC thấp nên đó là van bán dẫn tốt nhất trên dải tần số rộng.

Cấu trúc với JFET phù hợp cho các tần số hoạt động cao hơn. Van bán dẫn silicon vẫn cạnh tranh đối với tần số thấp.

Các kết quả cho thấy hiệu suất rất tốt của cấu trúc VIENNA so với cấu trúc DOUBLE-BOOST ở dải tần số rộng. Cấu trúc VIENNA 3 mức được điều khiển bởi MOSFET SiC ở tần số dưới 80 kHz dường như là lựa chọn tốt nhất. Các kết quả này tính đến mức tiêu thụ của driver điều khiển của từng van bán dẫn, driver điều khiển MOSFET SiC là driver điều khiển tiêu thụ ít công suất.

Cần phải tính đến việc thực hiện các driver điều khiển, mạch điều khiển của MOSFET SiC là mạch khó thực hiện nhất.

Ở đây, tác giả đánh giá tổng thể tồn thất

của sơ đồ VIENNA 3 mức với các van bán dẫn khác nhau, dòng điện khác nhau và tần số khác nhau. Điều này giúp xác định việc đưa ra các giải pháp lựa chọn van bán dẫn khác nhau theo điều kiện làm việc của bộ biến đổi, dòng điện và tần số, sao cho hiệu quả nhất có thể về mặt hiệu suất.

## 5. NGHIÊN CỨU HOẠT ĐỘNG CHỊU LỖI CỦA SƠ ĐỒ VIENNA 3 MỨC

### 5.1. Nguyên nhân hình thành lỗi của van bán dẫn

Các đặc tính động của MOSFET phù hợp với cơ chế chuyển mạch của một nhóm chuyển mạch thực có thể tác động lên hoạt động của van bán dẫn. Để xác định sự ảnh hưởng đến van, ta cần nghiên cứu những hạn chế của vật lý của van bán dẫn. Phân tích này dẫn đến định nghĩa các nguyên nhân và các dạng hư hỏng của van bán dẫn công suất.

Những áp lực đặt lên van bán dẫn thuộc hai dạng:

- Các áp lực tĩnh: xảy ra khi điện áp đặt lên van bán dẫn rất lớn hoặc dòng điện chạy qua van rất lớn. Các biên độ này phải được giới hạn.
- Các áp lực động: xảy ra khi van bán dẫn chịu dòng điện và điện áp quá độ hoặc công suất rất lớn. Điều này thường tương ứng các chế độ vận hành sự cố (ngắn mạch) hoặc vận hành thiếu kiểm soát (mở trên một tải cảm...).

Để đảm bảo sự vận hành tốt của van bán dẫn, nhiệt độ trong van công suất không được vượt quá nhiệt độ nội tại của silic ((250-300°C), tùy theo mật độ pha tạp

chất). Để có được điều đó, bắt buộc phải giới hạn tổn thất khi chuyển mạch và khi dẫn dòng trong chế độ làm việc bình thường. Hơn thế nữa, dòng nhiệt năng phải dễ dàng chạy giữa các lớp của van bán dẫn.

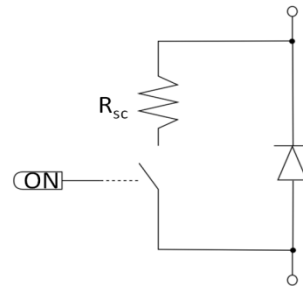
Đặc tính nhiệt của mô đun công suất phụ thuộc vào tổng trở nhiệt của các lớp khác nhau bao gồm giữa các chip silic và bộ tản nhiệt gắn trên van bán dẫn. Trong quá trình thiết kế bộ biến đổi, việc thiết kế mạch lực phải tính đến nhiệt độ của van bán dẫn trong chế độ vận hành bình thường và chắc chắn nó không bao giờ được vượt quá giá trị  $150^{\circ}\text{C}$  để đảm bảo sự an toàn vận hành. Ngoài việc lựa chọn van bán dẫn, để đảm bảo tiêu chuẩn này, cần phải cân nhắc đến tốc độ chuyển mạch, tần số chuyển mạch, và lựa chọn phương án làm mát. Đối với vấn đề tản nhiệt, công suất cho phép trong chip silic khoảng tầm  $60\text{ W/cm}^2$  đối với tản nhiệt không khí và tầm  $100\text{ W/cm}^2$  đối với tản nhiệt nước.

## 5.2. Dấu hiệu lỗi của sơ đồ VIENNA 3 mức

### a. Mô hình đặc tính bảo vệ và lỗi trong các van bán dẫn

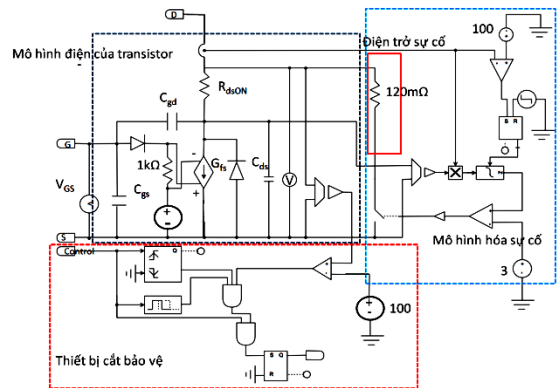
Điều quan trọng là phải có các mô hình thể hiện đặc tính của sự cố trong các van bán dẫn để có các đặc tính đại diện của dòng điện và điện áp sau các hư hỏng có thể xảy ra bất kỳ lúc nào trong kết cấu (quá áp, lỗi điều khiển).

Sự cố của một điôt ở trạng thái ngắn mạch được đặc trưng bởi sự hiện diện của một điện trở giá trị thấp (hình 9).

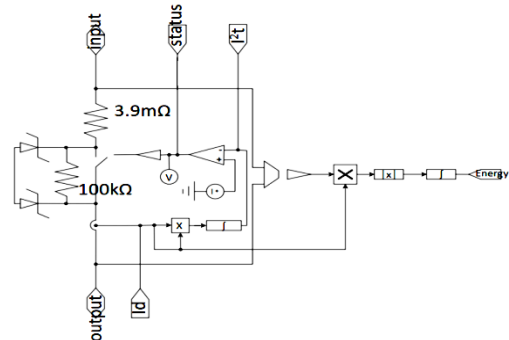


Hình 9. Mô hình lỗi vật lý trong một điôt

Đối với transistor mô hình điện thể hiện ở hình 10, bộ ngắt mạch bảo vệ đo điện áp  $V_{ds}$  mọi lúc, nó đảm bảo rằng khi có lệnh, điện áp tại các cực của van bán dẫn nhỏ hơn  $100\text{ V}$ , nếu không đúng như vậy, bộ ngắt mạch sẽ kích hoạt tín hiệu cắt điều khiển, do đó làm cho van bán dẫn bị chặn.



Hình 10. Mô hình điện của một MOSFET với mô hình lỗi và bộ ngắt mạch bảo vệ



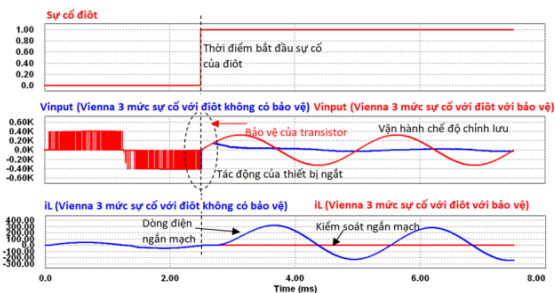
Hình 11. Mô hình cầu chì

### b. Sự cố trong van bán dẫn điốt

Hình vẽ dưới đây cho thấy phản ứng của cấu trúc khi có sự cố điốt tần số cao Dh.

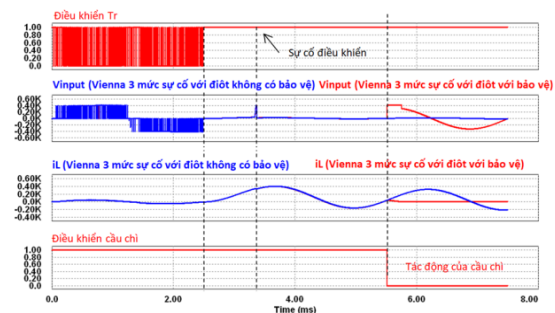
Ta quan sát thấy khi xảy ra sự cố điốt, nguồn vào bị ngắn mạch, tạo ra dòng ngắn mạch mạnh và làm đứt transistor.

Bảo vệ bằng thiết bị cắt hoạt động ngay khi sự cố này xảy ra, như trong các đường cong ở hình vẽ trên, sự cố đứt van bán dẫn không xảy ra, linh kiện không còn được điều khiển, do đó không còn cắt nữa, bộ biến đổi vận hành như cấu trúc chỉnh lưu.



Hình 12. Các đường cong mô phỏng lỗi vật lý của điốt Dh có và không có bảo vệ (tần số nguồn fAC = 400 Hz, tần số chuyển mạch fsw = 40 kHz và điện trở sự cố Rsc = 67mΩ)

Sự bảo vệ này tránh được sự phá vỡ của một van bán dẫn không được liên kết với lỗi đầu tiên.



Hình 13. Các đường cong mô phỏng lỗi vật lý của van bán dẫn T1 có và không có bảo vệ (tần số nguồn fAC = 400 Hz, tần số chuyển mạch fsw = 40 kHz và điện trở sự cố Rsc = 120 mΩ)

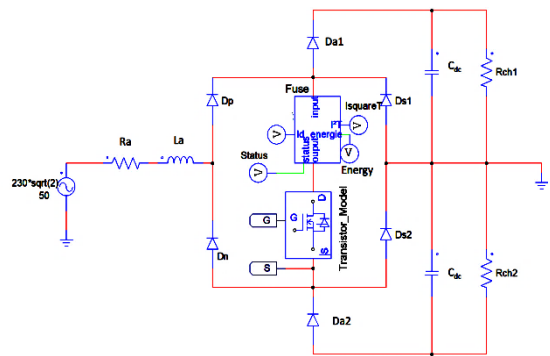
### c. Sự cố trong van bán dẫn transistor

Hình 14 cho thấy phản ứng của cấu trúc khi có lỗi điều khiển van bán dẫn.

Đặc tính trên cho thấy phản ứng của bộ biến đổi dưới sự cố điều khiển dẫn đến đứt transistor, đây là điều không thể tránh khỏi, cầu chì bảo vệ có vai trò ngắt transistor khỏi mạch nếu bị lỗi, cho phép cơ cấu hoạt động như một bộ chỉnh lưu và để điều khiển dòng ngắn mạch.

### d. Chiến lược bảo vệ cấu trúc VIENNA 3 mức

Trong trường hợp có lỗi điốt: Một cầu chì (hình 11) là cần thiết để tránh sự cố của van bán dẫn thực hiện chiến lược TẮT của điều khiển để dừng các chuyển mạch và để công tắc mở.



Hình 14. Cấu trúc cuối cùng của VIENNA 3 mức với các biện pháp bảo vệ

Trong trường hợp có lỗi trên van bán dẫn transistor: Việc sử dụng aptomat là không cần thiết vì van bán dẫn bị lỗi do lỗi bên trong hoặc do lỗi điều khiển, bất cứ điều gì dẫn đến sự cố van bán dẫn, chỉ cần cầu chì bảo vệ để tránh ngắn mạch với mạng lưới.

Bảo vệ hoàn toàn được đảm bảo bằng

cách bổ sung chức năng ngắt mạch trên driver điều khiển van bán dẫn và bằng cầu chì. Chế độ ngắt mạch nhanh hơn ( $<10 \mu\text{s}$ ) so với cầu chì (vài chục  $10 \mu\text{s}$ ), sự lựa chọn hai thiết bị bảo vệ sẽ làm cho mạch được đảm bảo an toàn.

## 6. KẾT LUẬN

Nghiên cứu này nhằm đến hoạt động của

bộ biến đổi VIENNA 3 mức sử dụng van bán dẫn wide-gap. Các kết quả tính toán so sánh tổn thất đã cho thấy van bán dẫn MOSFET SiC có hiệu suất cao nhất trong một dải tần số rộng. Hoạt động chịu lỗi của sơ đồ cũng được đặc biệt nghiên cứu và tác giả đã đề xuất phương án bảo vệ mạch bằng cầu chì tự thiết kế cũng như kiểm chứng kết quả bằng mô phỏng PSIM.

## TÀI LIỆU THAM KHẢO

- [1] W. Kolar and F. C. Zach, "A novel three-phase utility interface minimizing line current harmonics of high-power telecommunications rectifier modules," *IEEE Trans. Ind. Electron.*, vol. 44, no. 4, pp. 456–467, Aug. 1997.
- [2] H. Chen and D. C. Aliprantis, "Analysis of Squirrel-Cage Induction Generator With VIENNA Rectifier for Wind Energy Conversion System," *IEEE Trans. Energy Convers.*, vol. 26, no. 3, pp. 967–975, Sep. 2011.
- [3] J. S. Lee, E. Lee, and K. B. Lee, "Hybrid parallel three-level converter topology for large wind turbine generation systems," in 2014 IEEE 23rd International Symposium on Industrial Electronics (ISIE), 2014, pp. 515–520.
- [4] B. Kedjar, H. Y. Kanaan, and K. Al-Haddad, "VIENNA Rectifier With Power Quality Added Function," *IEEE Trans. Ind. Electron.*, vol. 61, no. 8, pp. 3847–3856, Aug. 2014.
- [5] R. Burgos, R. Lai, Y. Pei, F. Wang, D. Boroyevich, and J. Pou, "Space Vector Modulator for Vienna-Type Rectifiers Based on the Equivalence Between Two- and Three-Level Converters: A Carrier-Based Implementation," *IEEE Trans. Power Electron.*, vol. 23, no. 4, pp. 1888–1898, Jul. 2008.
- [6] J. S. Lee and K. B. Lee, "Carrier-Based Discontinuous PWM Method for Vienna Rectifiers," *IEEE Trans. Power Electron.*, vol. 30, no. 6, pp. 2896–2900, Jun. 2015.
- [7] Thi Thuy Linh Pham. Contribution à l'étude de nouveaux convertisseurs sécurisés à tolérance de panne pour systèmes critiques à haute performance. Application à un PFC Double-Boost 5 Niveaux. Energie électrique. Institut National Polytechnique de Toulouse - INPT, 2011. Français. (tel-00656620)
- [8] M. Lapedus, "SiC Demand Growing Faster Than Supply," *Semiconductor Engineering*, May 23, 2019.
- [9] J. Wei, G. Tang, R. Xie GaN power IC technology on p-GaN gate HEMT platform Japan. *J. Appl. Phys.*, 59 (2020).
- [10] Infineon, "How to select the right COOLMOS and its Power Handling Capability," *Application Note V1.2*, Jan, 2002.

[11] George Lakkas, "MOSFET power losses and how they affect power-supply efficiency", Analog Applications Journal. October, 2016.

**Giới thiệu tác giả:**



Tác giả Phạm Thị Thùy Linh nhận bằng Thạc sĩ tại Trường Đại học ENSEETH năm 2008 và bằng Tiến sĩ tại Trường Đại học Bách khoa INPT Toulouse, Cộng hòa Pháp năm 2011. Hiện nay, tác giả là giảng viên Khoa Điều khiển tự động hóa, Trường Đại học Điện lực, Hà Nội.

Lĩnh vực nghiên cứu: điện tử công suất, bộ biến đổi đa mức hiệu suất cao, điều khiển kỹ thuật số và chẩn đoán lỗi cho bộ biến đổi công suất.

